

目 录

第 1 章 数制与编码	1
1.1 模拟信号与数字信号.....	1
1.1.1 模拟信号与数字信号的概念.....	1
1.1.2 数字电路与模拟电路的区别.....	1
1.1.3 数字电路的特点.....	2
1.2 数字系统中的数制.....	3
1.2.1 十进制数 (decimal)	3
1.2.2 二进制数 (binary)	4
1.2.3 十六进制数 (hexadecimal)	5
1.2.4 八进制数 (octal)	6
1.3 不同数制间的转换.....	6
1.3.1 十六进制数、二进制数与十进制数间的转换.....	6
1.3.2 十进制数转换为二进制数、十六进制数.....	7
1.3.3 二进制数与十六进制数、八进制数间的转换.....	7
1.4 数字系统中数的表示方法和格式.....	8
1.4.1 二-十进制编码.....	8
1.4.2 带符号位的二进制码.....	10
1.4.3 可靠性编码.....	13
1.4.4 标准字符码.....	15
1.4.5 条形码和二维码.....	16
习题.....	17
第 2 章 逻辑代数基础	19
2.1 逻辑代数的基本运算.....	19
2.1.1 逻辑函数的基本概念.....	19
2.1.2 逻辑代数的 3 种基本逻辑运算.....	20
2.1.3 复合逻辑运算.....	21
2.2 逻辑代数的运算规则.....	23
2.2.1 逻辑代数的基本公理.....	23
2.2.2 逻辑代数的基本定律.....	23
2.2.3 逻辑代数的基本规则.....	24

2.2.4	若干常用公式	25
2.3	逻辑函数表述方法	27
2.3.1	逻辑函数的表示方法	27
2.3.2	真值表与逻辑表达式的相互转换	29
2.3.3	逻辑表达式的常用形式	29
2.4	逻辑函数的标准形式	30
2.4.1	最小项和最大项	30
2.4.2	标准与或式——最小项表达式	31
2.4.3	标准或与式——最大项表达式	32
2.5	逻辑函数的化简方法	33
2.5.1	代数化简法	33
2.5.2	卡诺图化简法	35
2.5.3	具有无关项的逻辑函数及其化简	41
2.5.4	多输出函数的化简	42
	习题	43
第3章	逻辑门电路	47
3.1	概述	47
3.2	分立元件逻辑门	48
3.2.1	二极管与门、或门	48
3.2.2	三极管非门	49
3.3	CMOS 集成逻辑门	49
3.3.1	增强型 MOS 管的工作原理	49
3.3.2	CMOS 逻辑门电路	50
3.3.3	CMOS 传输门及其构建的逻辑门	52
3.4	TTL 集成逻辑门	54
3.4.1	TTL 与非门的工作原理	54
3.4.2	集电极开路门和漏极开路门	55
3.4.3	三态门	57
3.5	集成逻辑门相关概念	59
3.5.1	集成逻辑门的性能参数	59
3.5.2	TTL 集成电路逻辑门及同类 CMOS 器件系列	64
3.5.3	CMOS 与 TTL 逻辑器件的封装	65
3.5.4	TTL 与 CMOS 集成电路的传统接口技术	66
	习题	67
	实验与设计	70
第4章	组合逻辑电路的分析与设计	71
4.1	组合逻辑电路手工分析	71

4.1.1	组合逻辑电路的定义	71
4.1.2	组合逻辑电路的手工分析步骤	72
4.1.3	组合逻辑电路分析实例	72
4.2	组合逻辑电路手工设计方法	73
4.2.1	组合逻辑电路手工设计的一般步骤	73
4.2.2	组合逻辑电路的设计示例	73
4.3	编码器	76
4.3.1	编码器的基本概念	76
4.3.2	二进制普通编码器	76
4.3.3	二进制优先编码器	77
4.3.4	二-十进制优先编码器	78
4.4	译码器	79
4.4.1	译码器的基本概念	79
4.4.2	二进制译码器	79
4.4.3	用译码器实现逻辑函数	80
4.4.4	二-十进制译码器	81
4.4.5	显示译码器	82
4.5	数据选择器与数据分配器	85
4.5.1	数据选择器的基本概念	86
4.5.2	集成数据选择器	86
4.5.3	用数据选择器实现逻辑函数	88
4.5.4	数据分配器	90
4.6	加法器	91
4.6.1	半加器	91
4.6.2	全加器	91
4.6.3	多位加法器	92
4.7	数值比较器	94
4.7.1	1位数值比较器	94
4.7.2	集成数值比较器	95
4.7.3	集成数值比较器的扩展	96
4.8	广义译码器概念	97
4.9	可编程逻辑器件的结构与原理	98
4.9.1	PLD 概述	98
4.9.2	简单 PLD 的结构与工作原理	100
4.10	组合电路的竞争与冒险	104
4.10.1	逻辑冒险现象的判断	104
4.10.2	冒险现象解决方法	105
习题		106

实验与设计	109
第 5 章 触发器及含触发器的 PLD	111
5.1 概述	111
5.2 基本 RS 触发器	112
5.2.1 基本 RS 触发器的电路结构和工作原理	112
5.2.2 基本 RS 触发器的功能描述	113
5.2.3 基本 RS 触发器的应用	115
5.3 钟控触发器	115
5.3.1 钟控 RS 触发器	116
5.3.2 钟控 D 触发器 (D 锁存器)	116
5.4 主从触发器	118
5.4.1 主从 RS 触发器	118
5.4.2 主从 JK 触发器	119
5.5 边沿触发器	120
5.5.1 边沿 D 触发器	120
5.5.2 边沿 JK 触发器	125
5.6 触发器间的转换	127
5.6.1 D 触发器转换为 JK、T 和 T' 触发器	127
5.6.2 JK 触发器转换为 D、T 和 T' 触发器	128
5.7 含触发器的 PLD 的结构与原理	129
5.7.1 通用可编程逻辑器件 GAL	129
5.7.2 复杂可编程逻辑器件 CPLD	131
5.7.3 现场可编程门阵列 FPGA	133
习题	136
实验与设计	139
第 6 章 组合电路时序分析与自动化设计	141
6.1 传统数字技术存在的问题	141
6.2 数字系统自动设计流程	143
6.2.1 设计输入	143
6.2.2 硬件描述语言	144
6.2.3 综合	144
6.2.4 适配	144
6.2.5 仿真	144
6.2.6 硬件测试	145
6.3 原理图输入法逻辑电路设计	145
6.3.1 原理图编辑输入方法	145
6.3.2 创建工程	147

6.3.3	功能分析	149
6.3.4	编译前设置	149
6.3.5	全程编译	150
6.3.6	逻辑功能测试	152
6.4	硬件测试	154
6.4.1	引脚锁定	154
6.4.2	对 FPGA 编程配置	155
6.4.3	对 FPGA 配置器件编程	157
6.5	用 HDL 来表述广义译码器	159
6.5.1	用 HDL 表述真值表与电路设计	159
6.5.2	3 人表决电路的 HDL 表述方式	162
6.5.3	用 HDL 对真值表的其他表述方式	164
6.6	数字方法去抖动和延时电路设计	166
6.6.1	数字去抖动电路设计	166
6.6.2	数字延时电路的设计与测试	169
	实验与设计	172
第 7 章	时序逻辑电路的分析与设计	175
7.1	时序逻辑电路的特点与功能	175
7.1.1	时序电路的结构	175
7.1.2	时序电路的分类	176
7.2	时序电路的手工分析方法	176
7.2.1	同步时序电路分析	177
7.2.2	异步时序电路的分析举例	179
7.3	时序电路的手工设计方法	181
7.3.1	时序电路的手工设计步骤	182
7.3.2	设计举例	182
7.4	计数器	187
7.4.1	异步计数器设计	187
7.4.2	同步计数器设计	189
7.4.3	专用集成计数器应用	192
7.5	寄存器和移位寄存器	199
7.5.1	并行寄存器	199
7.5.2	移位寄存器	200
	习题	208
	实验与设计	212
第 8 章	时序电路的自动化设计与分析	214
8.1	用 74 系列宏模块设计数字电路	214

8.1.1	用 74390 宏模块设计一个 2 位十进制计数器	214
8.1.2	可预置型任意模计数器设计	216
8.2	计数器通用设计模型	218
8.2.1	时序逻辑设计方案考察	218
8.2.2	计数器的一般结构模型	219
8.2.3	普通二进制计数器设计讨论	220
8.2.4	BCD 码计数器设计讨论	220
8.2.5	模可控计数器设计讨论	221
8.2.6	反馈清 0 法构成模 12 计数器设计讨论	222
8.2.7	同步加载型计数器设计讨论	223
8.2.8	异步加载型计数器设计讨论	224
8.2.9	可逆计数器设计讨论	224
8.3	从计数器的一般模型到状态机	225
8.4	基于一般模型结构的计数器设计	227
8.4.1	基于一般模型的十进制计数器设计	227
8.4.2	含自启动电路的十进制计数器的设计	228
8.4.3	异步控制型任意模计数器设计	228
8.4.4	初值可预置型计数器设计	229
8.5	基于 IP 核的计数器设计	231
8.6	有限状态机的设计与应用	233
8.6.1	计数器与状态机的对应关系	234
8.6.2	步进电机控制电路设计	234
8.6.3	键触点消抖动电路设计	237
8.6.4	简易温控系统设计	238
	实验与设计	240
第 9 章	半导体存储器及其应用	243
9.1	存储器概述	243
9.1.1	存储器分类	243
9.1.2	半导体存储器性能指标	244
9.2	只读存储器 (ROM)	244
9.2.1	ROM 结构和工作原理	245
9.2.2	ROM 的分类	245
9.2.3	掩膜 ROM	246
9.2.4	可编程 ROM	247
9.3	随机存取存储器 (RAM)	249
9.3.1	RAM 的分类	249
9.3.2	RAM 的基本结构	250

9.3.3	SRAM 的工作原理	251
9.3.4	DRAM 工作原理	252
9.3.5	存储器的扩展方法	253
9.3.6	其他类型的存储器	255
9.4	存储器应用电路设计	257
9.4.1	利用 LPM_ROM 设计查表式乘法器	257
9.4.2	多通道数字信号采集电路设计	260
	习题	263
	实验与设计	264
第 10 章	D/A 与 A/D 转换器及其应用	265
10.1	概述	265
10.2	D/A 转换器	266
10.2.1	D/A 转换的工作原理	266
10.2.2	权电阻网络型	267
10.2.3	倒 T 型电阻网络	268
10.2.4	主要技术指标	269
10.2.5	常见 D/A 转换器芯片及其应用	270
10.3	A/D 转换器	273
10.3.1	A/D 工作原理	273
10.3.2	A/D 转换器工作原理	276
10.3.3	A/D 转换器主要技术指标	278
10.3.4	常见 A/D 转换器芯片及其应用	278
10.4	简易正弦信号发生器设计	282
10.4.1	工作原理	282
10.4.2	定制初始化波形数据文件	282
10.4.3	定制 LPM ROM 元件	284
10.4.4	完成顶层设计	284
10.5	A/D 采样控制电路设计	285
10.5.1	控制原理	285
10.5.2	ADC 采样控制电路设计	286
10.5.3	广义译码器设计	287
10.5.4	时序仿真与时序分析	288
10.5.5	硬件实现与硬件实测	289
	习题	289
	实验与设计	290
第 11 章	脉冲电路及其分析	292
11.1	多谐振荡器	292

11.1.1	环形多谐振荡器	292
11.1.2	非对称型多谐振荡器	293
11.1.3	对称型多谐振荡器	294
11.1.4	石英晶体振荡电路	294
11.2	单稳态触发器	295
11.2.1	积分型单稳态触发器	295
11.2.2	微分型单稳态触发器	296
11.2.3	集成单稳态触发器	297
11.3	施密特触发器	298
11.3.1	施密特触发器概述	298
11.3.2	集成施密特触发器及其应用	299
11.3.3	用施密特触发器构成多谐振荡器	300
11.4	555 定时器	300
11.4.1	555 的内部结构和工作原理	301
11.4.2	用 555 构成施密特触发器	302
11.4.3	用 555 构成单稳态触发器	302
11.4.4	用 555 构成多谐振荡器	303
	习题	304
第 12 章 实用数字系统综合设计实践		305
12.1	6 位十进制数字频率计设计	305
12.2	简易电子琴模型设计	309
12.3	乐曲自动演奏电路设计	313
12.4	直流电机测控电路设计	315
12.5	DDS 信号发生器设计	318
12.6	数字移相信号发生器设计	323
12.7	简易数字电压表设计	323
12.78	简易数字存储示波器设计	325
12.9	移位相加型 8 位硬件乘法器设计	327
12.810	基于状态机的实用数字系统设计	329
附录 数字技术实验系统及基本要求		331
1.1	基本实验内容、方式和类型	331
1.2	数字电路实验板基本结构与功能	332
1.3	mif 文件生成器使用方法	336
参考文献		339