

EDA技术-FPGA教学综合实验平台

(提供课后 Intel (ALTERA)、XILINX、紫光同创 VHDL\Verilog HDL 源码)

本教材章节后面的实验内容，基于杭州康芯电子提供的教学实验平台完成，为了让用户更好地了解实验平台，做如下介绍：

一、平台设计理念

- 1、资源利用最大化，充分兼容不同主流公司器件；充分完成基础实验项目数量；充分满足不同专业需求。
- 2、尽量为用户节约成本，使用周期加长。
- 3、教学资料丰富，使用便捷，尽量减少教学者的教学实验工作量。
- 4、适应技术发展要求，出现新的器件和外设，只需增加核心板和扩展模块。

二、平台特点

基于以上平台设计理念，平台有如下特点：

- 1、支持主流公司器件（Intel、XILINX、紫光同创（国产））。
- 2、资源高效利用，可完成大量基础实验项目：动态配置 I/O-可重构实验电路结构。
- 3、可更换外设扩展模块，根据专业选择不同的外设扩展模块。
- 4、远程操作及实验完成。
- 5、FPGA+嵌入式联合实验。
- 6、配套教学资料。

根据以上特点，平台采用：FPGA核心板+扩展底板+动态配置I/O功能+扩展模块+嵌入式系统模块（根据需要），下面分别作详细介绍：

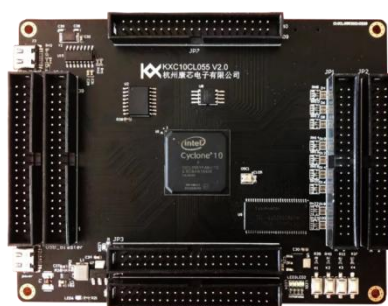
三、平台功能介绍：

3.1、核心板

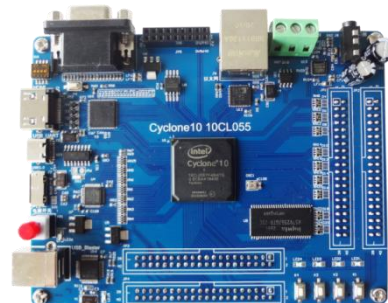
3.1.1、Intel：



核心板1：KXC10CL006\10



核心板2：KXC10CL055



核心板3：KX10CL055

参数：

核心板1：KXC10CL006\10:

1、FPGA Cyclone10 10CL006YU256, 逻辑宏单元: 6272个, 存储器270Kb, 如10CL010, 逻辑宏单元10320个, 存储器414Kb。2、USB-B接口, 含双功能, ①板载USB-Blaster集成下载器; ②可做供电接口; 3、串行存储器64Mbit; 4、掉电配置器件EPCS16; 5、50M时钟源; 6、4组LED; 7、4组非消抖动按键; 8、4组40芯扩展座, 共144个IO脚可外扩; 9、TF卡座; 10、USB转UART, Type-c接口形式。

核心板2: KXC10CL055:

核心板1的基础上, 1、FPGA换成 Cyclone10 10CL055F486, 逻辑宏单元55586个, 存储器2340Kb。2、32M SDRAM; 3、7组40芯扩展座, 共256个IO脚可外扩。

核心板3: KX10CL055:

在核心板2的基础上增加, 1、基于FT600 USB3.0, Type-c接口; 2、自带分辨率配置HDMI控制处理输出接口; 3、VGA接口; 4、500万像素OV5670摄像头接口(可自配摄像头); 5、千兆网控制处理接口; 6、CAN控制器接口; 7、多媒体语音处理接口; 8、CPLD3032, 可运行IP8051核; 9、4组40芯扩展座, 共143个IO脚可外扩。

3.1.2、XILINX:

参数:

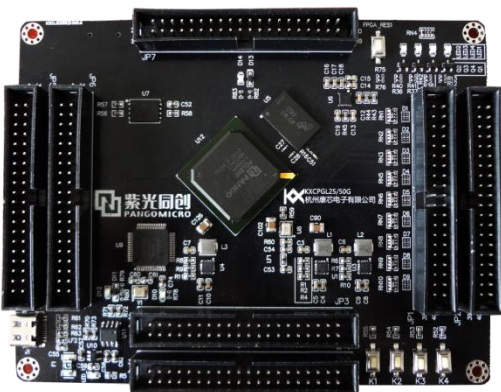
核心板4: KXC7A35/75T



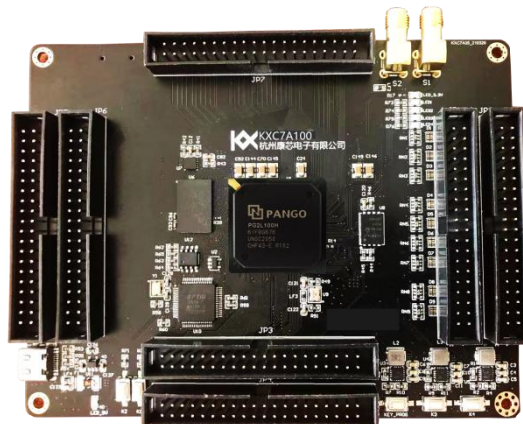
1、FPGA Artix系列7A35T_1FGG484, 速率1; 逻辑宏单元33280个, RAM块1800Kb, XADC(模数转换)1个; 如换成7A75T_2FGG484, 速率2; 逻辑宏单元75520个, RAM块3780Kb, 3、USB接口, Type-c接口形式, 含三功能, 分别是: ①板载USB-JTAG Platform Cable编程下载功能; ②USB转UART功能; ③供电功能; 4、该板含4按键; 5、4个LED; 6、2GMB DDR3; 7、掉电配置器件N25Q128M; 8、两组XADC模拟信号SMA接口; 9、50M时钟源; 10、TF卡座; 11、7组40芯扩展座, 7A35共180个IO可外扩, 7A75

共216个IO可外扩;

3.1.3、紫光同创(国产):



核心板5: KXCPGL25



核心板6: KXCPG2L100

参数:

核心板5: KXCPGL25

1、FPGA Logos系列PGL25G_1FBG484, BGA484; LUT4 27072个, RAM242176bit, 2、USB接口, Type-c接口形式, 含三功能, 分别是: ①板载USB-JTAG 编程下载功能; ②USB转UART功能; ③供电功能; 3、该板含4按键; 4、4个LED; 5、2GMB DDR3; 6、掉电配置器件N25Q128M; 7、50M时钟源; 8、TF卡座; 9、7组40芯扩展座, 共216个IO可外扩。

核心板6: KXCPG2L100

在核心板6的基础上, 1、FPGA换成 Logos系列PG2L100H_1FBG676, BGA484换成676脚; LUT4 99900个, RAM1273600bit, 2、增加1片外部存储器N25Q128M。

四、动态配置IO-可重构实验电路结构功能模块:

4.1、实现目标:

集成电路作为教学实验平台, 如何让有限的资源利用最大化, 以满足不同类型和不同专业的实验需求, 由康芯研制的动态配置IO, 可重构实验电路结构功能模块, 可让有限的IO得到最大化利用, 模块提供了多个不同的实验电路模式, 可满足不同实验项目需求, 丰富实验资源, 让初学者入门更快, 学习效率更高, 实验更加便捷, 可让教学者教学由浅入深、循序渐进, 为高效完成教学实验任务创造有利条件, 让不同学科、不同专业的教学实验需求都得以满足。

所以针对以上目标, 我们对IO做了以下处理:

4.2、IO处理

由于芯片可用的IO资源有限, 我们在设计产品时, 一定会考虑IO数量要满足实际需要。但如果作为教学平台, 那就不一样, 是用来学习实验用的, 作为用户, 当然IO越多越好, IO多, 可多接输入输出, 就能满足不同类型, 不同专业的实验需要, 要达到这一目的, 要么采用插线式, IO不固定接着某一地方, 根据每个实验需要, 用连接线手工连接到需要的地方, 但连线方式看似“灵活”, 却弊端很多。如果采用线接“死”式, 也不行, IO数量再多也不可能满足大量的实验项目需求。如果采用另外一种方式, 既不要插线式, 又能让IO不局限于接“死”某一个点, 使得有限的IO“动”起来, 在不同得实验电路结构下, 发挥不同的功能, 这样让有限的IO“流动”到不同实验电路结构中去, 发挥更多的作用。

市场上开发板或实验箱, 完成基础实验必不可少的外设离不开这几个: 数码管、LED发光二极管、输入用的按键, 绝大多数情况下, 处理方式采用方式是, 数码管采用动态扫描式, LED采用并行式, 按键是非消抖动处理的, 这样的处理方式, 不仅IO利用有限, 又不利于教学和学习者使用。康芯正对以上存在的问题, 对这几个外设进行了有效处理, 具体功能如下:

4.2.1、实验模式

我们让有限的IO“动”起来, 就是在不同的实验电路模式下, 安排其不同的“岗位”, 起到不同作用, 比如同一个IO, 在某一个实验模式下接的是一个输入键, 作用是按一下高电平输出, 再按一下低电平输出, 但是在另外一个实验模式下, 这个IO被安排到另外一个键, 起到单脉冲作用, 按下去高电平, 松开低电平, 再到另外一个实验模式下, 这个IO与其他三个IO一起, 组成4位二进制,

连续按键，起到二进制累加作用等等。

既然我们设计实验电路模式是为了完成更多的实验项目，那么为用户提供的实验电路模式类型就尤为重要，经过我们精心研磨、以及多年的教学经验和做了大量的调研工作后，选择了11种实验电路模式，这11种实验模式，每个模式都有它的独特性，不仅要符合教学要求和特点，又能涵盖大量的实验项目和实验类型，为了达到这一目的，我们对实验模式下的数码管、LED、按键、时钟选择上做了以下处理。

数码管功能：比如刚开始学习一个通过数码管显示的简单4位计数器，如果数码管动态扫描形式的，必须要在输出4位后面接针对点亮数码管段位的译码器，还要有位控制，对于初学者增加了难度，有了译码器就简单多了，只输出4位，自动译码，接着下一步学习计数器连接七段译码器设计电路，后面随着深入学习，我们再到专门练习动态扫描式实验电路模式下进行关于此种类型显示的实验，这样就有了由浅入深、由易到难的学习过程。

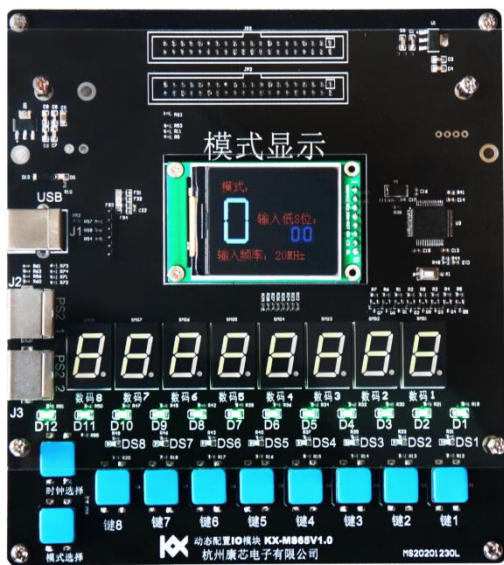
LED功能：学习者在学习LED控制时，根据实验需求，需要并行式或串行式等方式，我们在不同的实验模式下，安排了12组LED，有的是并行方式，有的可串行方式，有时是4位一组累加式显示。

按键功能：设计一个按键输入信号，按键没有经过消抖动处理，就会带来信号输入不准确的问题存在，那么必须要对按键发出的信号进行消抖动处理，如果刚入门就要学习按键消抖动设计，无疑给学习者增加了学习门槛，但如果学习板上预先有了按键消抖动处理，我们刚开始就不必考虑这个问题。随着学习经验的积累，我们再到专门学习按键消抖动处理的实验模式下进行实验练习。

时钟功能：如果一个实验板上仅有一个50MHz的时钟源，是不利教学和学习的，试想，如果我要完成一个需要低频控制实验，我们必须学会分频才能得到低频的时钟，对于初学者无疑也增加学习门槛，但如果我们提供从低到高的时钟源供选择，对于我们无疑是方便了很多。当然今后设计产品时不会采用多时钟，因为那时候已经不需要练习基础实验了。

4.3、模块资源

4.3.1、动态配置IO模块基础型



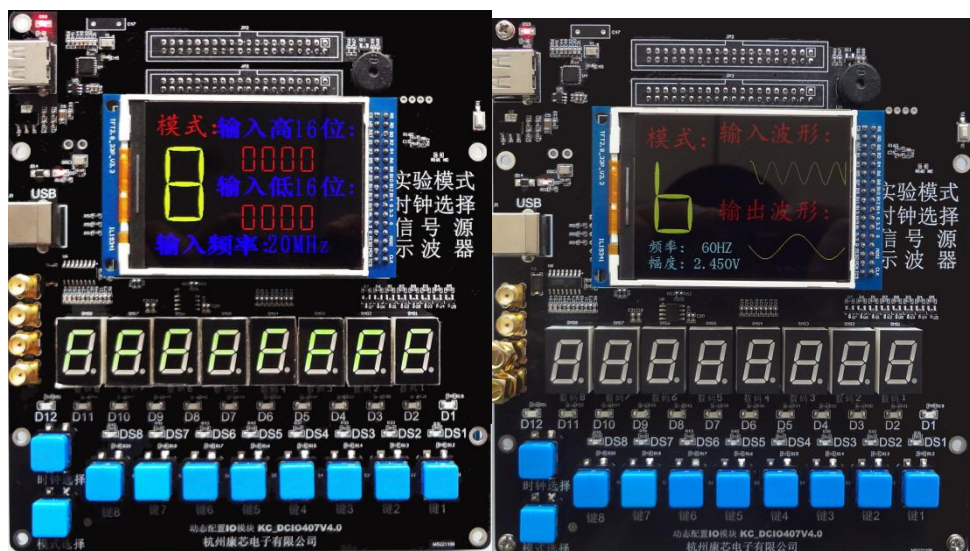
- 1、动态配置IO系统电路，可切换11种实验电路结构；
- 1、提供 65 组可动态配置 IO，11 组实验电路结构，8 组数码管、20 组 LED、8 组按键；专用时钟 1 组，经分频从
- 2、其中 64 组 IO 可在 11 种电路结构中，对有限的 IO 进行动态配置方式，可对每一种电路结构实现 IO 锁定的位置不同。这 11 种实验电路结构功能，包含对数码管、LED、按键、时钟频率选择等进行功能切换，最大可能同时输入输出 32 位二进制数值。
- 3、数码管可切换成带有自动译码器式，七段译码式、动态扫描式等电路。
- 4、提供 12 组 LED 可切换成并行式、串行式、分成 3 组

每组 4 位式、二进制累加式。

5、其中 8 组按键可切换成高、低电平式、单脉冲式、琴键式、串行输入式、单键一次输入四位式，8 组能同时输入 32 位二进制式。

- 6、其中1组专用时钟引脚，分频0.5Hz-50MHz共20组供选择，可通过1个按键进行选择，一个按键进行对系统复位。
- 7、提供1.77寸LCD,可对电路模式进行显示、显示输入16进制输入信号，可同时可显示32位，可显示当前选择的频率值。
- 8、配备2组PS/2、蜂鸣器、温度传感器。
- 9、USB接口，可独立对此板供电，并备有串口通信功能。

4.3.2、动态配置IO模块增强型

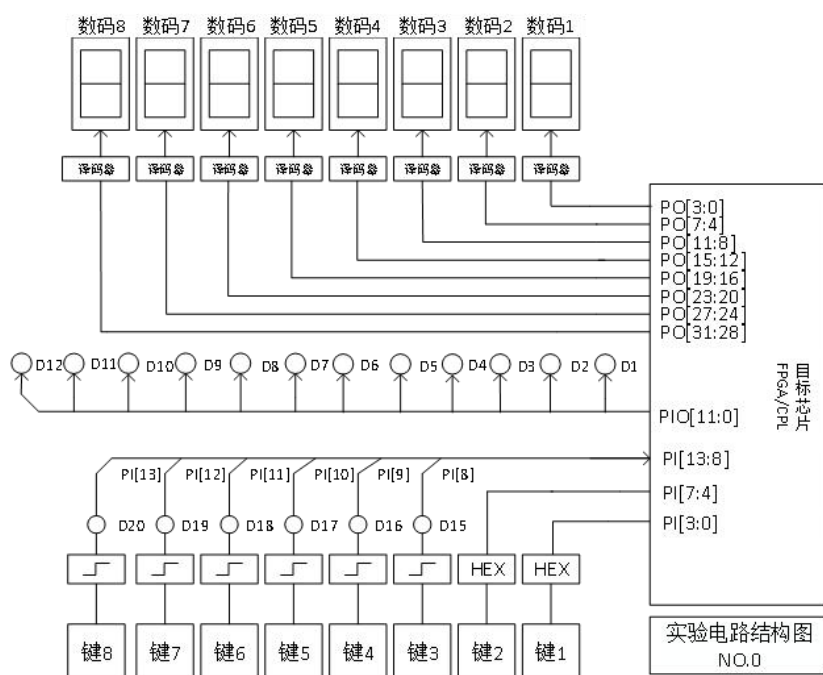


动态配置IO-可重构实验电路结构增强型，在原有的基础上增加：液晶屏1.8寸，增加到2.8寸；增加信号源正弦波输入输出功能，并可调频、调幅，可通过显示屏显示；删除2组PS/2接口，增加USB2.0接口，并可读取鼠标、键盘数据。

4.4、实验模式功能介绍

4.4.1、实验模式0

此模式适合计数器类、计算类、存储器读写,控制数据输入类等实验类型。



功能:

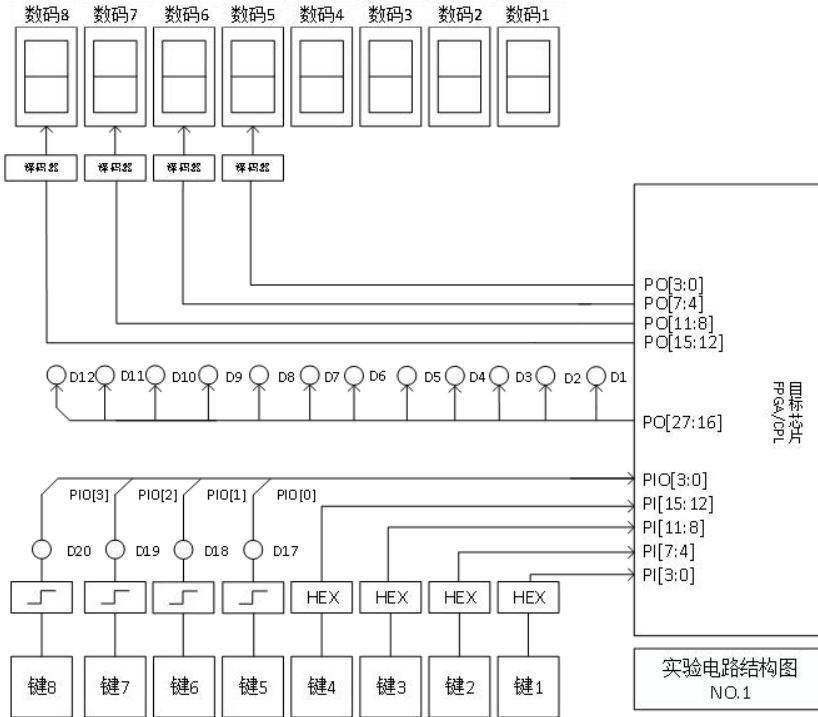
- 1、8数码管带有译码器式，每个数码管同时输入4位即可，8数码管可同时输入32位二进制数据，当数码管接收到输入数据时，8数码管上以16进制显示数据。适合初学者，先不用学习译码器和位控制。等熟悉后模式9可以学习动态扫描式。
- 2、12个LED并行输入式。
 - 1、键1、2可同时输出4位，同时上面1.7寸LCD上以16

实验电路结构图 NO.0

进制显示，以便于实验者观察自己输入的数据。键3-键8，按一下高电平，再按一下低电平功能，对应上端有LED表示输入的信号。

4.4.2、实验模式1

此模式适合计数器类、多位数据输入信号计算类、存储器读写类等实验类型。

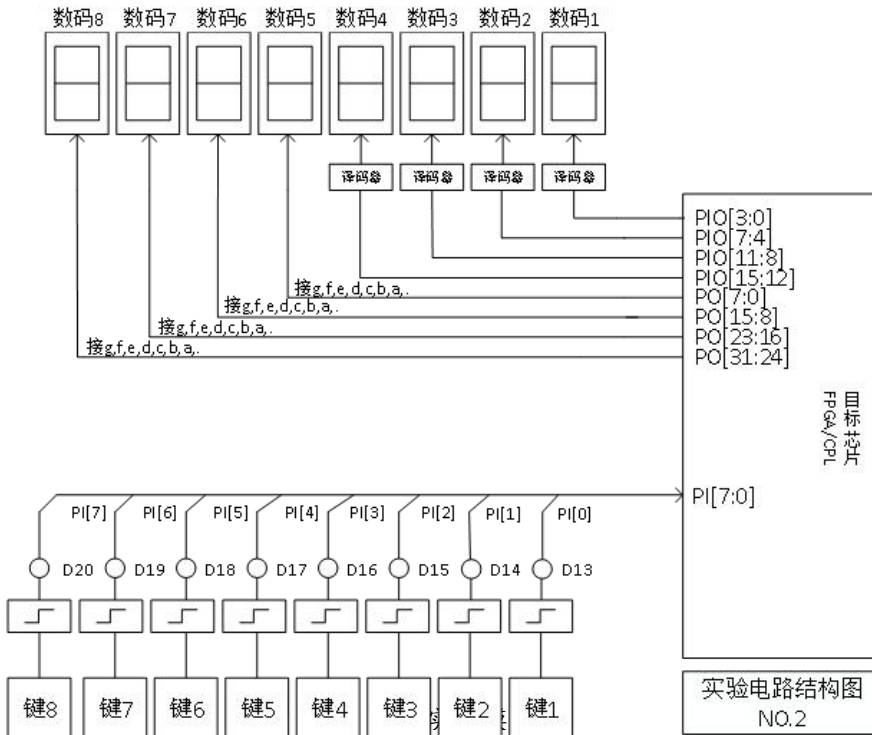


功能：

- 1、4数码管带有译码器式，每个数码管同时输入4位即可，4数码管可同时输入16位二进制数据，当数码管接收到输入数据时，4数码管上以16进制显示数据。
- 2、12个LED并行输入式。2、键1-4可每键可同时输4位，共16位，同时在上图1.7寸LCD上以16进制显示，以便于实验者观察自己输入的数据。键5-键8，按一下高电平，再按一下低电平功能，对应上端有LED表示输入的信号指示。

4.4.3、实验模式2

此模式适合需多位输入控制端实验，8按键可作为多个控制信号输入端，4数码初步学习七段译码等实验类型练习。

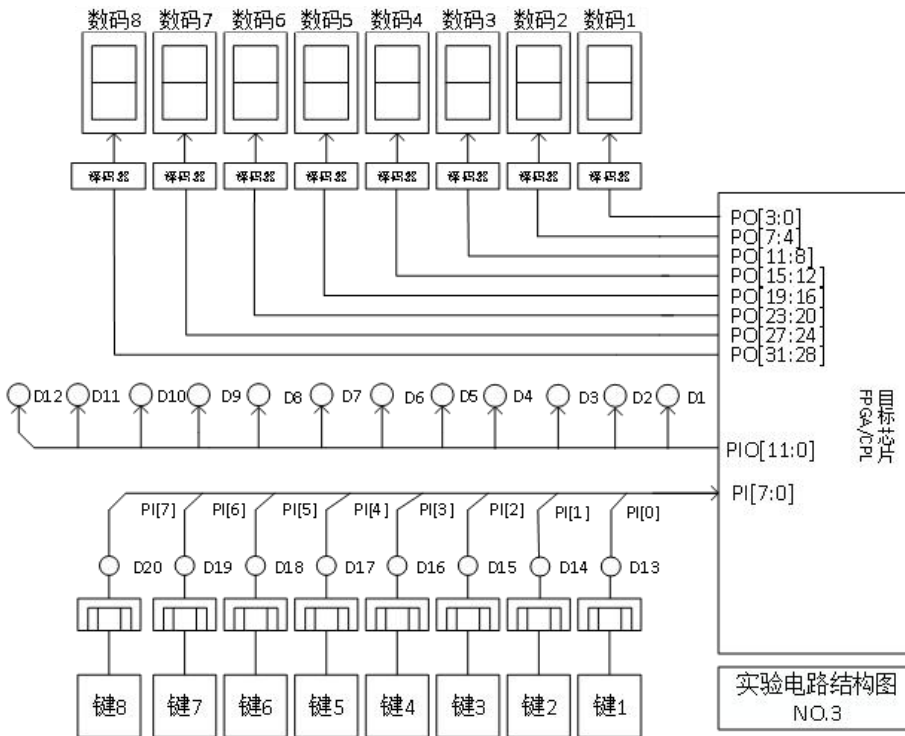


功能：

- 1、4数码七段译码练习，可练习七段译码实验，4数码管带有译码器式，每个数码管同时输入4位即可，4数码管可同时输入16位二进制数据，当数码管接收到输入数据时，4数码管上以16进制显示数据。
- 2、键1-键8，按一下高电平，再按一下低电平功能，对应上端有LED表示输入的信号。

4.4.4、实验模式3

此模式实验电子琴、乒乓游戏，计数类等实验类型。

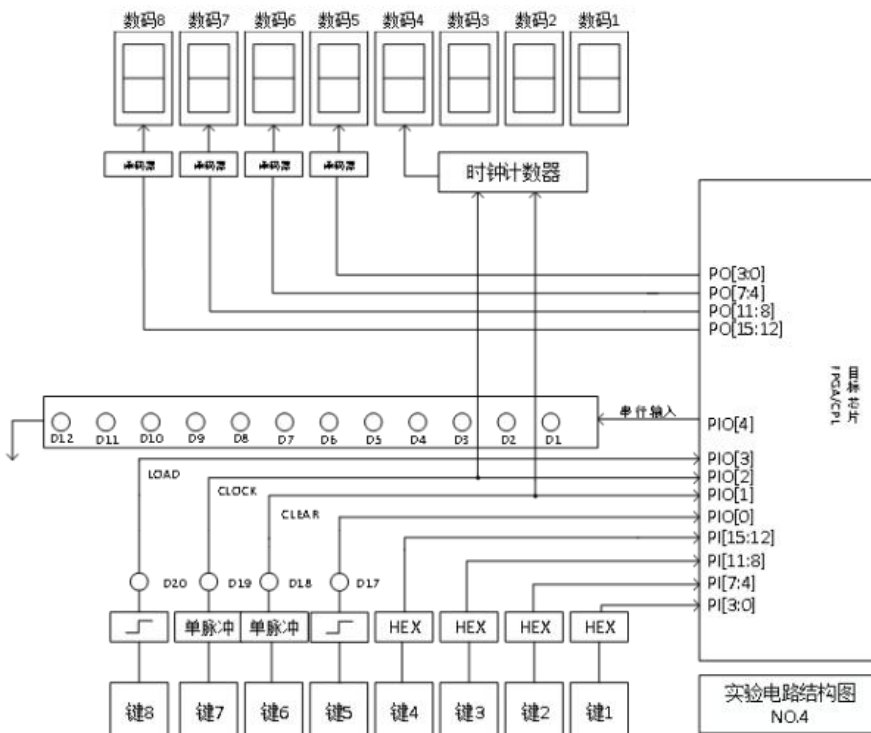


功能:

- 1、8数码管带有译码器式，每个数码管同时输入4位即可，8数码管可同时输入32位二进制，当数码管接收到输入时，8数码管上以16进制显示数据。
- 2、12个LED并行输入式。
- 3、键1-键8，琴键式功能，按下去下高电平，松开低电平功能，对应上端有LED表示输入的信号。

4.4.5、实验模式4

此模式适合移位寄存器，环形计数器等实验类型。



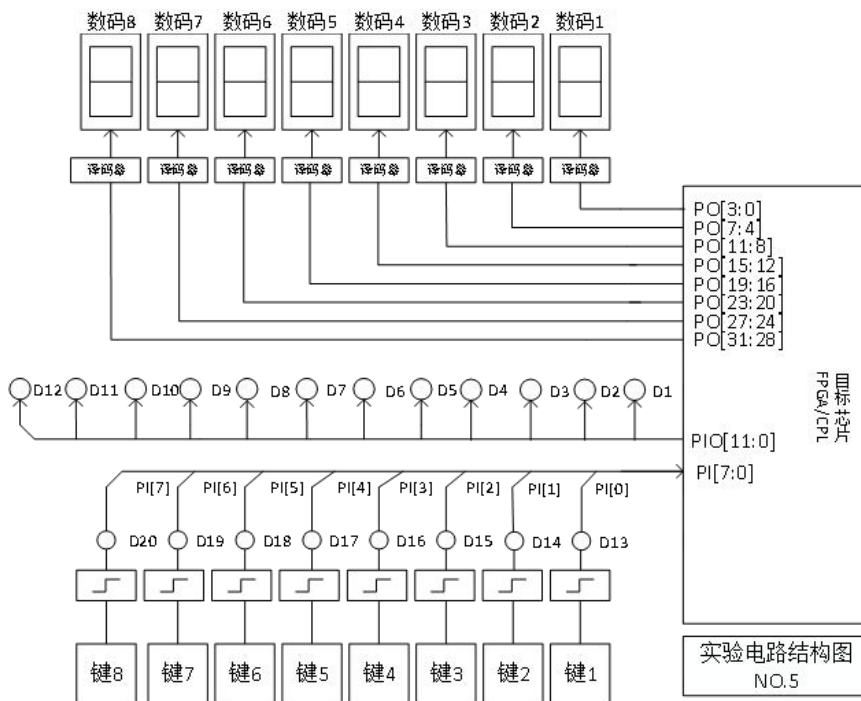
功能:

- 1、4数码管带有译码器式，每个数码管同时输入4位即可，4数码管可同时输入16位二进制数据，当数码管接收到输入数据时，4数码管上以16进制显示数据，数码4时钟计数器显示形式，数码4带有时钟计数器。
- 2、12个LED并行输入式。
- 3、键1-键4，一键锁定4位，共可输入16位二进制形式输入数据以16进制形式在LCD上显示，键7、6单脉冲

式，键7可作为串行时钟信号，键6串行数据清零信号键8、串行使能信号，5高低电平信号。

4.4.6、实验模式5

此模式适合多位计数、需多个控制输入端综合类实验项目。

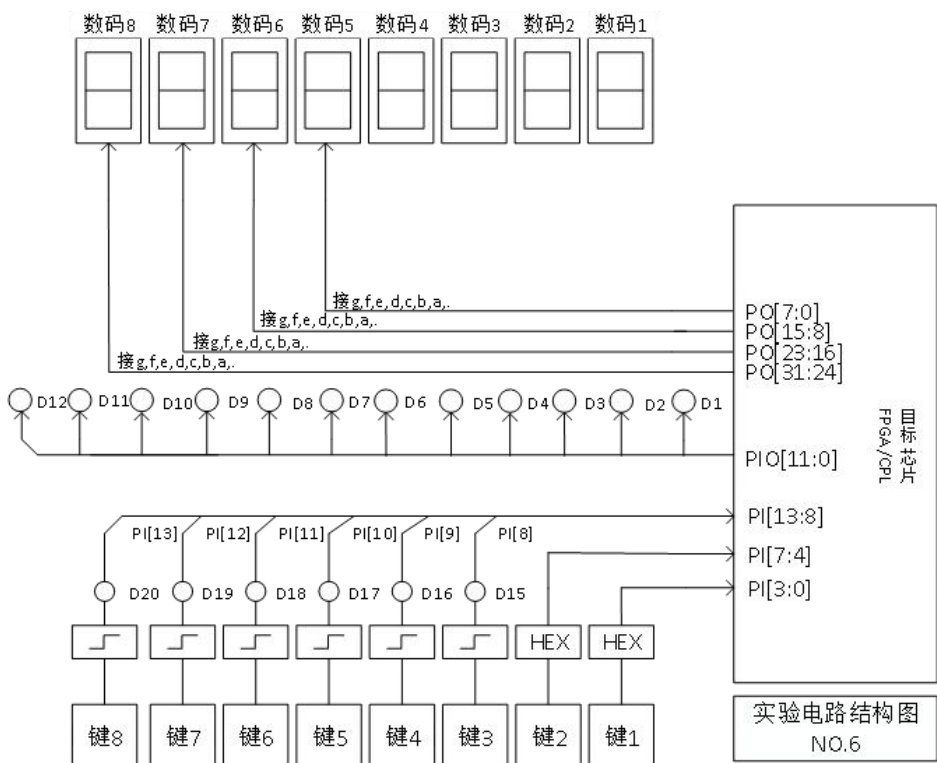


功能：

- 1、8数码管带有译码器式，每个数码管同时输入4位即可，8数码管可同时输入32位二进制数据，当数码管接收到输入数据时，8数码管上以16进制显示数据。
- 2、12个LED并行输入式。
- 3、键1-键8，高低电平式功能，按下去高电平，再按一次低电平功能，对应上端有LED表示输入的信号。

4.4.7、实验模式6

此模式适合练习计数器和计算类以七段译码器形式显示结果等实验类型

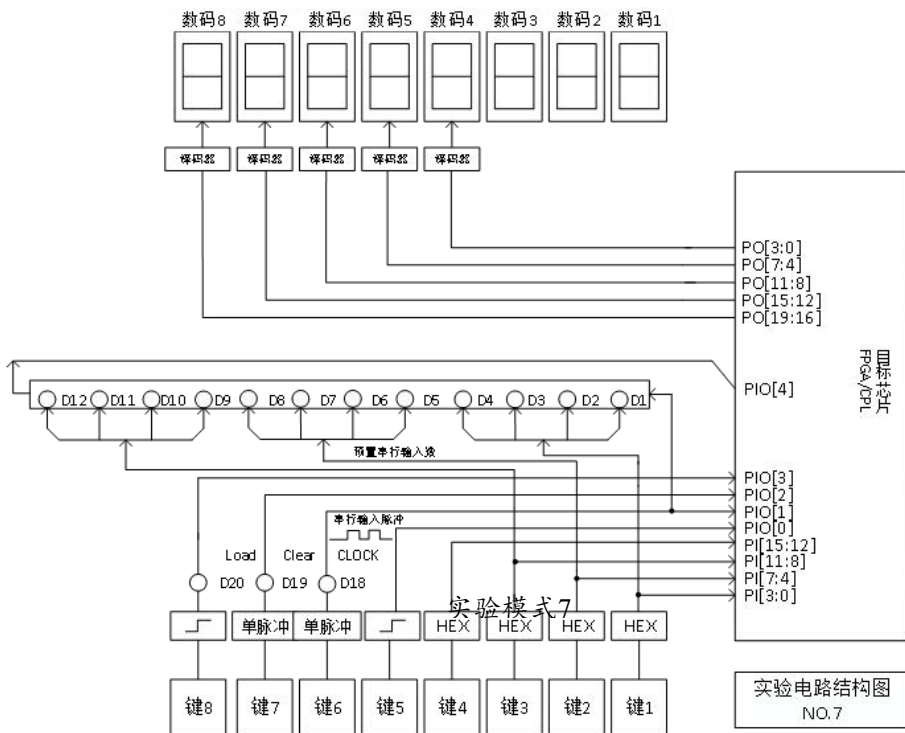


功能：

- 1、4数码七段译码，可练习七段译码实验，当数码管接收到七段输入数据时，4数码管上对应点亮数段，可作为在学习动态扫描电路之前的基础实验。
- 2、12个LED并行输入式。
- 3、键3-键8，按一下高电平，再按一下低电平功能，对应上端有LED表示输入的信号，键1-键2，每键锁定4位二进制，输入的数据在LCD显示屏以16进制形式显示。

4.4.8、实验模式7

此模式适合移并进/串出或串进/并出等工作方式的寄存器、序列检测器、密码锁等逻辑设计实验类型。



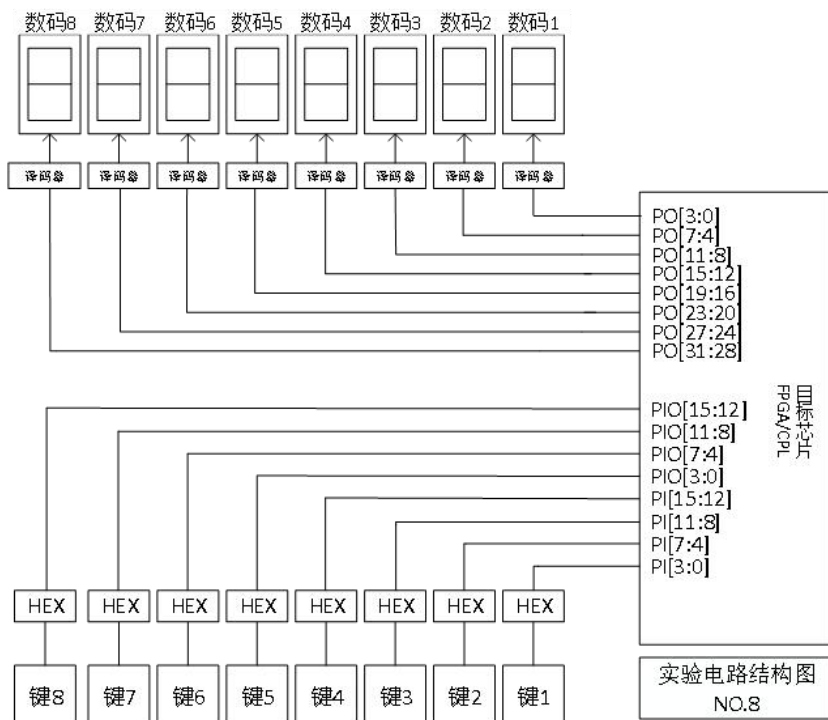
功能:

- 1、5数码管带有译码器式，每个数码管同时输入4位即可，5数码管可同时输入16位二进制数据，当数码管接收到输入数据时，5数码管上以16进制显示数据。
- 2、12组LED锁定一脚，环形串行式输入。
- 3、键3，键2、键1分别控制4位，递进相加，输入带检测数据，通过D1~D12发光管显示，键4输出二进制数据，16进制形式在LCD上显示，键6能发出串行输入脉冲验证数据检验待测数据是否正确，按键5输入序列最低位数据，键7产生单脉冲清零，键8产生使能电平信号。

生使能电平信号。

4.4.9、实验模式8

此模式适合计数器类、多位计算类、存储器读写类等实验类型，可同时输入输出32位二进制数据，适合计算机课程CPU设计类实验。

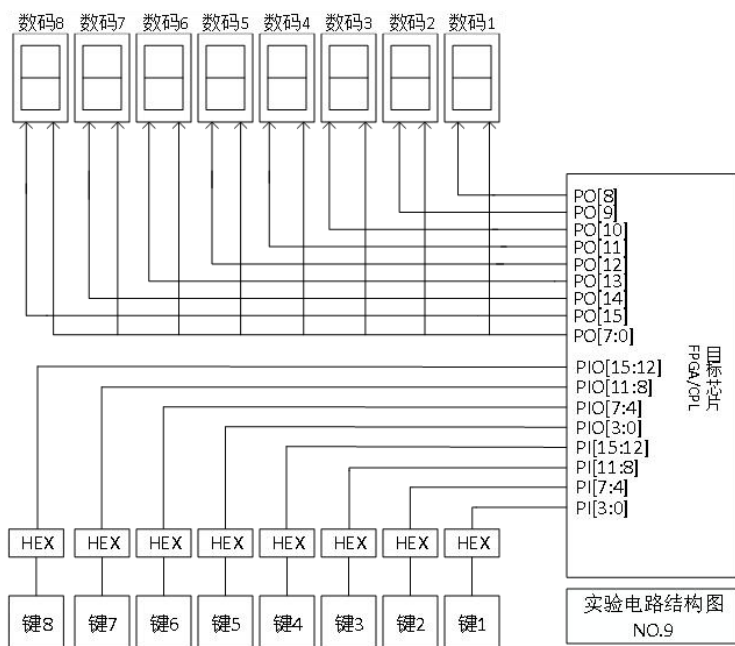


功能:

- 1、8数码管带有译码器式，每个数码管同时输入4位即可，8数码管可同时输入32位二进制数据，当数码管接收到输入数据时，8数码管上以16进制显示数据。
- 2、键1-8可每键同时输出4位，8键同时输出32位，同时上面1.7寸LCD上以16进制显示，以便于实验者观察自己输入的数据。

4.4.10、实验模式9

此模式适合用作动态扫描式数码管显示实验练习。

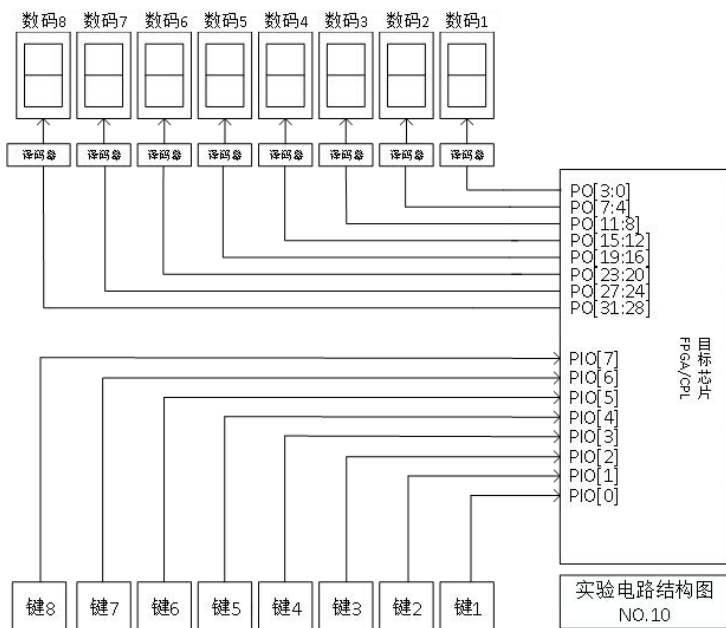


功能:

- 1、8数码管需七段译码才能显示，并每个数码管还需使能信号控制，称之为动态扫描电路结构，这就是绝大多数学习平台数码管显示采用的形式，我们之前学习过基础控制数码管形式，再学习这种形式控制数码管，就比较简单。
- 2、键1-8可同时输出4位，8键同时输出32位，同时在上1.7寸LCD上以16进制显示，以便于实验者观察自己输入的数据。

4.4.11、实验模式A

此模式适合计数器类，并可练习按键消抖动设计实验项目。



功能:

- 1、8数码管带有译码器式，每个数码管同时输入4位即可，8数码管可同时输入32位二进制数据，当数码管接收到输入数据时，8数码管上以16进制显示数据。
- 2、键1-键8，非消抖动处理过，设计者需对按键进行消抖动设计处理。

五、扩展模块

之前讲了FPGA核心板和动态配置IO模块，为了满足不同专业的实验需求，还需扩展外设模块，比如ADC、DAC、显示屏、电机、通信等外设，以下扩展模块是目前可提供，其他模块还在不断更新中，用户也可根据自己需求自己设计扩展模块，也可以向康芯公司定制模块。

序号	扩展模块名称	序号	扩展模块名称
1	流水灯+交通灯	2	16X16LED点阵
3	20*4字符液晶	4	128*64点阵液晶
5	800*480TFT7寸电容触摸屏	6	16组LED+16组开关
7	4X4矩阵键盘	8	36组LED行列灯
9	36组非消抖动单脉冲按键	10	WIFI模块
11	基于W5200网口	12	GPS通信模块
13	高速12并行ADC+12位并行DAC	14	高速12位并行ADC+双通道10位DAC
15	8位AD+8位双通道DA	15	93C46+24C01+逻辑笔
16	HDMI输出模块	17	HDMI输入模块
18	音频输入输出、麦克输入语音处理	19	TF+CPLD+VGA+2组PS/2
20	500万像素摄像头	21	CAN模块
22	带测试直流电机+步进电机	23	ARM(数码派)
24	GPS通信	25	接受定制.....

六、平台主系统介绍:

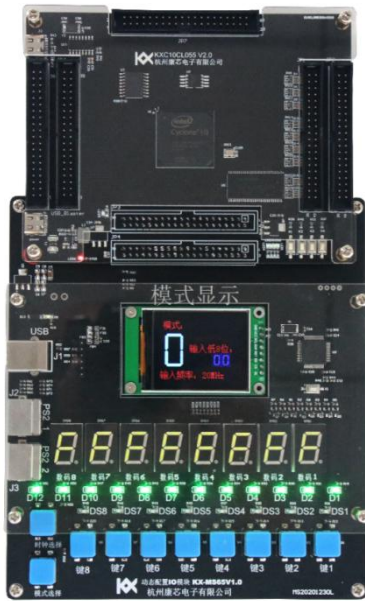
以上介绍了FPGA核心板、动态配置板和扩展模块，这些板之间需要一个基本平台进行互相连接，基本平台以铝箱作为平台，箱体内装有开关5V基础电源，根据需要输入到平台上，分成3.3V、2.5V、1.8V、1.2V等。平台上装有多组40芯连接座，可通过这些连接座分别对功能模块进行连接。供分为三个区，分别是核心板区、动态配置IO区、扩展模块区，核心板区有4组-7组40芯座；动态配置IO区有2组40芯座；扩展座有4组-6组40芯座。

七、教学实验平台组成:

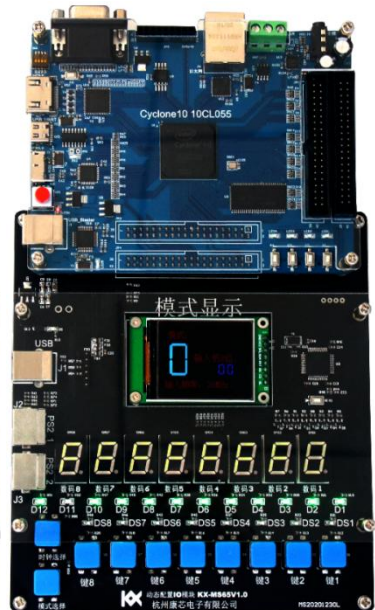
7.1、开发套件: 有核心板+动态配置板+扩展模块 (选配)



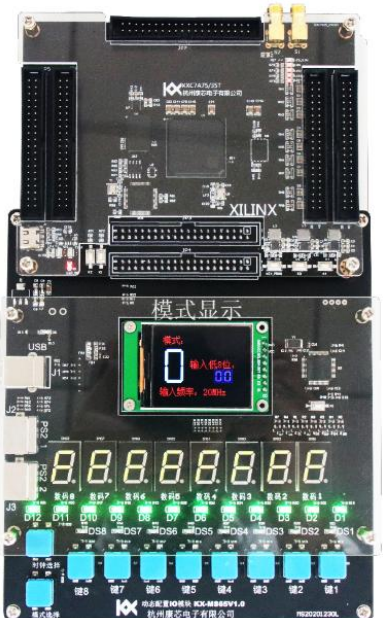
KXMS65-C10CL006/10 (Intel)



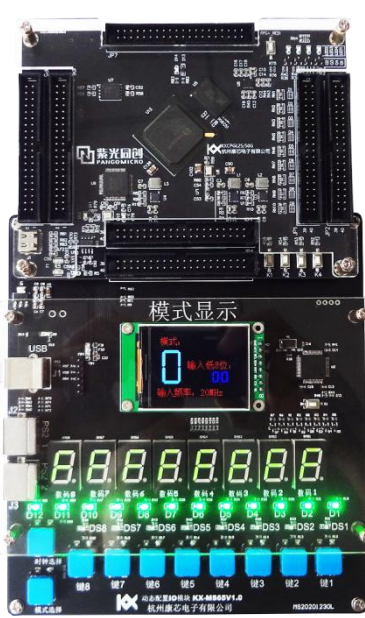
KXMS65-C10CL055 (Intel)



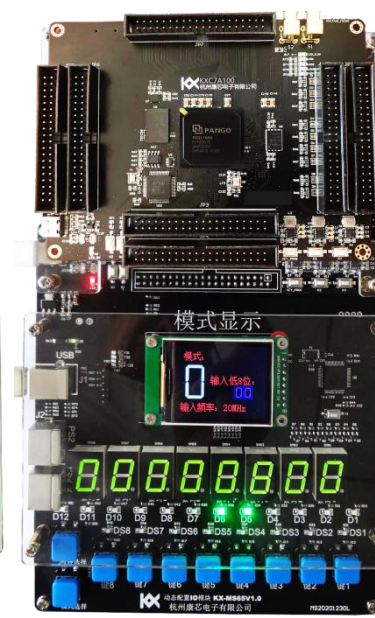
KXMS65-10CL055 (Intel)



KXMS65-C7A35/75 (XILINX)



KXMS65-CPGL25 (紫光同创)



KXMS65-CPG2L100 (紫光同创)

7.2、实验箱：有核心板+动态配置板+扩展系统+扩展模块



KXMS65A-C10CL006/10 (Intel)



KXMS65B-C10CL055 (Intel)



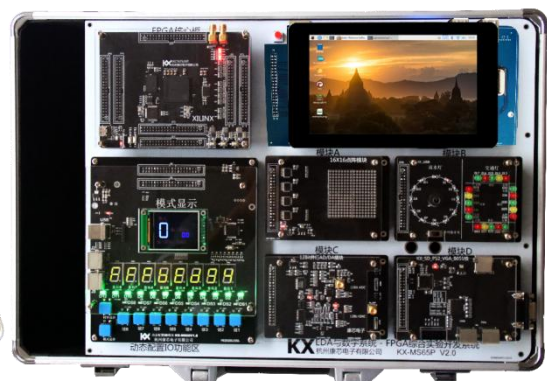
KXMS65A-10CL055 (Intel)



KXMS65B-C7A35/75 (XILINX)



KXMS65-CPGL25/PG2L100 (紫光同创)



ARM (数码派) + FPGA 教学平台

八、支持线上实验：

- 1、系统管理：包括用户管理系统；权限管理；菜单管理；系统参数设置等；
- 2、实验预约管理：实验课程管理；学生模块管理；
- 3、远程实验系统管理：包括设备管理；集成电路下载模块；摄像头远程观察及控制；远程控制实验系统输入信号功能；
- 4、实验报告管理系统。

九、配套资料：

- 1、以上系统提供实验实例；
- 2、提供配套教材教学课件、实验课件、实验手册及说明书等资料；