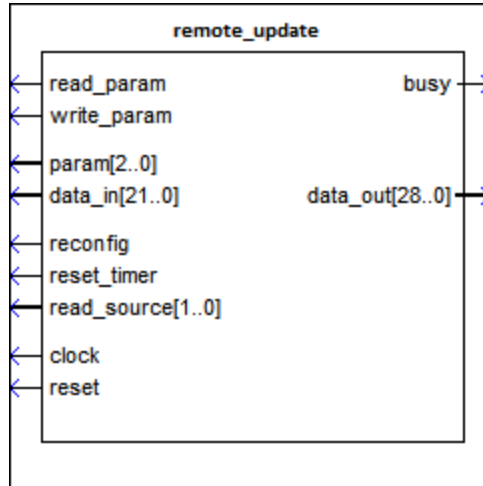


AG16K 远程更新

AG16K FPGA 支持远程更新功能，和 Altera remote update IP core 类似，如果 Quartus II 中设计的 IP 可以直接调用。IP 接口如下图：



Supra 共有 3 种开发 Mode: Native 选项 (AGM 自有 EDA 综合工具), Synplicity 选项 (第三方综合工具, 例如 Synplify, Mentor 等), Compatible 选项 (兼容 Altera Quartus II 的综合工具)。文档中主要介绍 Supra 基于 Quartus II 综合的设计流程, 其它工具设计流程类似。Mode 选择 Compatible。

- 端口说明:

名称	输入/输出	说明
Read_param	Input	读取参数控制信号, 根据输入的 param[], 从 data_out[] 读取参数值
Write_param	Input	写入参数控制信号, 管脚输入的 param[], 从 data_in[] 写入参数值
Param[2..0]	Input	3 bit 总线, 表示需要读写的不同参数
Data_in[21..0]/[23..0]	Input	写入的参数数据, 22 位或 24 位
Reconfig	Input	为 1 时, 按照当前的配置参数重新启动配置 FPGA, Busy 时不起作用
Reset_timer	Input	NC
Read_source[1..0]	Input	写入状态寄存器时用 "00", 读取当前寄存器值用 "11", 其它不支持
Clk	Input	Remote update 模块的主时钟, 不超过 50MHz
Reset	Input	复位信号, 高有效
Busy	output	表示正在读取或者写入参数的状态
Data_out[28..0]	output	读取的参数数据

● 状态寄存器参数说明:

Param	寄存器名称	说明
001	usr_defaddr_en	Reboot 启动方式控制
110	im_vectro_sel [1]	配置文件保存的 FLASH 启动地址指针高位
011	im_vectro_sel [0]	配置文件保存的 FLASH 启动地址指针低位
100	Flash_Start_address [21:0]	Reboot FLASH 24 位地址的高 22 位
010	Wtd [11:0]	用户自定义数据, reboot 后不同配置程序均可读取到该数据

Reboot 有 2 种启动方式:

1. **usr_defaddr_en** default 值为 1, 表明寄存器 **Flash_Start_address [21:0]**有效, reboot 时从该地址读取配置数据启动。24 位的启动地址, 支持最高 128Mbit FLASH。

注意: Quartus II 13.1 及以后版本, Data_in 是 24 位, 写寄存器输入 24 位地址; 而 Quartus II 13.0 及以前版本, Data_in 是 22 位, 需输入 24 位启动地址的高 22 位 (低 2 位默认取 00)。

2. **usr_defaddr_en** 值为 0, 表明 **im_vectro_sel [1..0]**指定的 FLASH 地址有效, reboot 时从该地址读取配置数据。这种方式 and AG10K alta_boot 类似, 根据 **im_vectro_sel [1..0]**的值 **01/10/11** 选择保存在 FLASH 中的地址启动。

- 产生 FPGA FLASH 烧写文件，可以用 Supra 中 Generate 功能，把不同工程的.bin 文件（不要用_master.bin）合并为单一文件进行烧写。

